

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-287703

(43)Date of publication of application : 04.10.2002

(51)Int.Cl.

G09G 3/36
G02F 1/133
G02F 1/1345
G09G 3/20

(21)Application number : 2001-086711

(71)Applicant : CITIZEN WATCH CO LTD

(22)Date of filing : 26.03.2001

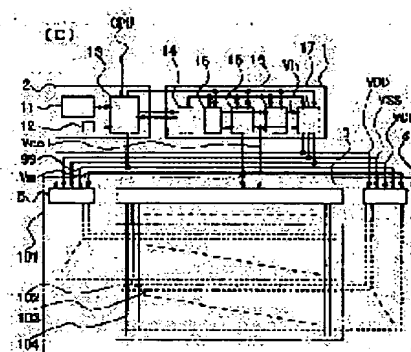
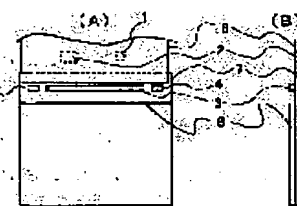
(72)Inventor : KAMIYA KIYOSHI
SUGURO AKIRA

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a display system with high efficiency in a ROM because the cost significantly increases if a versatile ROM is mounted on a one-chip driver for a mobile phone in such a situation that the display contents are being highly advanced.

SOLUTION: The power supply IC 1 has a ROM 14 and a graphic controller 2 reads out the content in the nonvolatile memory.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the liquid crystal display which it has a power source IC and a control circuit, and this power source IC has nonvolatile memory in the liquid crystal display with which it has a scan electrode in a substrate, and while counteracting on both sides of a liquid crystal layer has a signal electrode in the substrate of another side, and is characterized by said control circuit reading the contents of said nonvolatile memory.

[Claim 2] It is the liquid crystal display according to claim 1 which has a graphic controller and is characterized by this graphic controller containing said control circuit.

[Claim 3] It is the liquid crystal display according to claim 1 which it has the scan electrode drive IC of a piece at least with the signal-electrode drive IC of a piece, and said power source IC has a rocking power-source generating circuit, and is characterized by driving this scan electrode drive IC with a rocking power source.

[Claim 4] The liquid crystal display according to claim 3 characterized by said power source IC having SOI structure.

[Claim 5] The liquid crystal display according to claim 3 characterized by having mounted said signal-electrode drive IC of a piece in one side on the substrate of said liquid crystal panel together with said two or more scan electrode drives IC at least, and this scan electrode drive IC having sandwiched this signal-electrode drive IC.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the mounting approach of a liquid crystal display, its integrated circuit (Following IC is called), and IC.

[0002]

[Description of the Prior Art] The STN (super twisted nematic) liquid crystal panel is most widely adopted as a display object of a cellular-phone machine. This STN liquid crystal panel is driven by the electrode drive IC of a piece (a one chip driver is called below) in many cases. In a STN liquid crystal panel, when a display digit increases, there is an inclination to also change contrast sensitively to various condition fluctuation. About various condition fluctuation at the time of manufacture, an adjustment function may be given to a one chip driver at the time of shipment of a STN liquid crystal panel. This carries out fine control of the driver voltage which a one chip driver generates, and is making correction value memorize by a terminal setup or nonvolatile memory. There are fuse ROM, EPROM, and an EEPROM as nonvolatile memory. Drawing 4 explains the conventional example which used this one chip driver.

[0003] Drawing 4 shows the conventional (this mounting method is called the following COG called chip-on glass) example which mounted the one chip driver on the glass substrate to the STN liquid crystal panel. In drawing 4, (A) is [a side elevation and (C of a front view and (B))] block diagrams.

[0004] Drawing (A) and (B) explain member arrangement. The substrate 41 on a film (the following FPC, called a flexible printed circuit is called) is stuck on the upper limit section of bottom glass 42. Moreover, the one chip driver 43 is mounted in the surface. As the lower side of bottom glass 42 and the side on either side were carried out in common, upper glass 44 has stuck. In addition, optical members, such as a polarizing plate, were omitted. Up-and-down glass 42 and 44 is equivalent to the substrate of a liquid crystal panel.

[0005] In drawing 4 (C), the power source for a signal and a liquid crystal panel drive and electrode wiring are explained. It is shown that the interior of the thin alternate long and short dash line 415 is the one chip driver 43, and other thin alternate long and short dash lines 416 show the liquid crystal screen. The power source of the one chip driver 43 is system power (not shown). There are a control circuit 45, the electrical-potential-difference generating circuit 46, ROM47 and the scan electrode drive circuits 48 and 49, the signal-electrode drive circuit 412, an image memory 410, and an oscillator circuit 411 in the one chip driver 43. The scan electrode 413 consists of a part along the side of right and left of a liquid crystal panel, and a level part. The scan electrode drive circuits 49 and 48 are driving the scan electrode 413 on either side, respectively. The scan electrode 413 moves from bottom glass 42 to upper glass 44 in the seal section (not shown) (since it was wiring of upper glass, the dotted line showed). A signal electrode 414 is wiring on the bottom glass 42 of a signal, and is driven by the signal-electrode drive circuit 412.

[0006] A control circuit 45 exchanges an external central processing unit (Following CPU is called) and external image data, and a control signal. Moreover, contrast adjustment etc. outputs a control signal to the electrical-potential-difference generating circuit 46 for control, and outputs the control signal for a display to the signal-electrode drive circuit 412 and the scan electrode drive circuits 48 and 49. These control signals are created using the clock signal of an oscillator circuit 411. While becoming the interface of CPU and controlling R/W of image data to an image memory 410, image data is made to output to the signal-electrode drive circuit 412.

[0007] The electrical-potential-difference generating circuit 46 is carrying out the pressure up of the electrical potential difference V_{sys} of system power using the clock signal of an oscillator 411. From now on, the electrical potential difference of five pieces will be created as an electrical potential difference for an electrode drive, and it is outputting to the scan electrode drive circuits 48 and 49 and the signal-electrode drive circuit 412. In addition, the one chip driver 43 is using the 6 value driving method (the following IAPT called an improved alt.pre SHUKO technique is called). It will become six values if the electrical potential difference of five above-mentioned and the electrical potential difference Gnd of a system gland are united.

[0008] The correction value of the driver voltage to fluctuation of the threshold voltage (often shown as V_{th}) of the liquid crystal panel with which ROM47 occurs at the time of mass production, and fluctuation of the source of reference voltage in the electrical-potential-difference generating circuit 46 (not

shown), is written in here. Based on this correction value, the electrical-potential-difference generating circuit 46 tunes the above-mentioned driver voltage finely.

[0009]

[Problem(s) to be Solved by the Invention] In the latest STN liquid crystal panel, the contents of displays, such as a minute display, and color display, a gradation display, have been developing. For this reason, since the scale of an image memory or a control circuit has increased, a one chip driver uses the more detailed wiring Ruhr. On the other hand, in connection with a display digit increasing, the driver voltage of a STN liquid crystal panel is high. Since the production process to the detailed wiring Ruhr and the production process which bears a high electrical potential difference conflict, the production process of the one chip driver in which these are intermingled is very long. Although it becomes an extreme expression, it will be said that it was necessary to let the process for high voltages pass again after letting the process for detailed wiring pass, since the contents of a display developed. If the yield fall by enlargement of IC is also put into an idea, as for the one chip driver which needs a long production process, the price will rise remarkably. When ROM which can be written in was made to carry still more electrically, it became that to which the production process for this ROM is also needed, and a price rises further. The technical problem that the balance effectiveness about a price and the engine performance is bad produces the display system which carried ROM by the one chip driver when the contents of a display developed.

[0010] On the other hand, if the contents of a display of a liquid crystal display become altitude as mentioned above, the adjustment in connection with a drive will increase and it will become complicated. Furthermore, the product information for quality control and service to the customer, of finishing all functional setup before shipment have been needed.

[0011] Then, it sets it as the purpose 1 that the invention in this application offers the display system of the liquid crystal panel with which nonvolatile-memory has been arranged efficiently.

[0012] If a one chip driver is divided into the signal-electrode drive IC and the scan-electrode drive IC, it is known that a part of above-mentioned technical problems, such as IC cost, will be solved. The invention in this application sets it as the purpose 2 to offer a system effective in reducing the electrical-potential difference impressed to the scan-electrode drive IC in addition to the purpose 1.

[0013] In addition to the purpose 1 and the purpose 2, the invention in this application sets it as the purpose 3 to make easy to make the power source of the scan electrode drive IC.

[0014] The long and slender cellular-phone machine of sheathing is requiring on a design that the appearance of a liquid crystal panel should be made into bilateral symmetry. For this reason, in addition to the purpose 1 and the purpose 2, the invention in this application sets it as the purpose 4 to maintain the diplegogenesis of the glass appearance of a liquid crystal panel.

[0015]

[Means for Solving the Problem] In order to attain the above-mentioned purpose 1, as 1st solution means, it has a power source IC and a control circuit, this power source IC has nonvolatile memory, and it adopted that a control circuit read the contents of this nonvolatile memory.

[0016] In order to attain the further above-mentioned purpose 1, as 2nd solution means, in addition to the 1st solution means, it has a graphic controller and adopted that this graphic controller contained the above-mentioned control circuit.

[0017] In order to attain the above-mentioned purpose 2, as 3rd solution means, in addition to the 1st solution means, it has the scan electrode drive IC of a piece at least with the signal-electrode drive IC of a piece, the above-mentioned power source IC has a rocking power-source generating circuit, and it adopted that the scan electrode drive IC drove with a rocking power source.

[0018] In order to attain the above-mentioned purpose 3, in addition to the 1st solution means and the 3rd solution means, it adopted that the above-mentioned power source IC had SOI structure as 4th solution means.

[0019] In order to attain the above-mentioned purpose 4, as 5th solution means, in addition to the 1st

solution, means and the 3rd solution means, the signal-electrode drive IC of a piece was mounted in one side on the substrate of a liquid crystal panel together with said two or more scan electrode drives IC at least, and it adopted having inserted the signal-electrode drive IC among these scan electrode rocking IC.

[0020]

[Embodiment of the Invention] Drawing 1 , drawing 2 R> 2, and drawing 3 explain the gestalt of operation of this invention. Drawing 1 is the plot plan (A) of a member, (B), and the block diagram (C) which were mounted in the liquid crystal panel, drawing 2 R> 2 is the wave form chart (A) of a rocking power source, and the circuit diagram (B) of a rocking power-source generating circuit, and drawing 3 is the wave form chart of a drive wave of an electrode.

[0021] Drawing 1 (A) and the member mounted in the liquid crystal panel by (B) are explained. FPC6 is stuck on the upper limit section of bottom glass 7. The graphic controller 2 and the power source IC 1 are mounted in the tooth back of this FPC6. Moreover, from the left, the scan electrode drive IC 5, the signal-electrode drive IC 3, and the scan electrode drive IC 4 are located in a line, and are mounted in the surface of bottom glass 7. As the lower side of bottom glass 7 and the side on either side were carried out in common, upper glass 8 has stuck. In addition, electronic parts other than optical members and ICs, such as a polarizing plate, were omitted.

[0022] In drawing 4 (C), the power source for the configuration of IC, a signal, and a liquid crystal panel, drive and electrode wiring are explained. It is shown that the interior of the thin alternate long and short dash-line 101 is up-and-down glass 8 and a circuit on seven, and it is shown that an outside is a circuit on FPC6. Other alternate long and short dash-lines 102 show that the interior is a liquid crystal screen. System power and a system gland have connected with a power source IC 1, the graphic moveable 2, the cooking stove Torah 2, the signal-electrode drive IC 3, and the scan electrode drive 4 and ICs 5 (not shown). There are ROM14, the direct-current-voltage generating circuit 15, the high-voltage-generating circuit 16 and the rocking power-source generating circuit 17, and an oscillator circuit 18 in a power source IC 1. There are an image memory 11, an oscillator circuit 12, and a control circuit 13 in a graphic controller 2. The scan electrode 103 consists of a part along the side of right and left of a liquid crystal panel, and a level part. The scan electrode drive 5 and ICs 4 is driving the scan electrode 103 on either side, respectively. The scan electrode 103 moves from bottom glass 7 to upper glass 8 in the seal section (not shown) (since it was wiring of upper glass, the dotted line showed). A signal electrode 104 is wiring on the bottom glass 7 of a signal, and is driven by the signal-electrode drive IC 3. In addition, a rocking power source is the approach of doubling a scan electrode drive wave amplitude, making the scan electrode drive 4 and ICs 5 drive on the almost same electrical potential difference as IAPT. (drawing 2 , R> drawing 3 3 reference).

[0023] A power source IC 1 is explained first. Since a power source IC 1 needs to generate various electrical potential differences, the structure (the following SOI called a silicon on insulator is called) which forms a component on an insulating substrate has been taken. SOI is very convenient in order to create IC for power-source generating, since the component has been independent to that for which it is necessary to connect substrate potential to the lowest power source in order for the usual IC to separate a component and such constraint is lost (when it is p mold). ROM14 is using the MONOS transistor. Since the gate section for write-in control has the laminated structure of the metal for the gates (M), an oxidizing zone (O), a nitrated case (N), an oxidizing zone (O), and a silicon substrate (S) from a top, the MONOS transistor is called in this way. The trap of the charge is carried out to this nitrated case, or it is remembered there is nothing or ON thru/or the OFF state of a transistor be alike. Since a MONOS transistor is the structure which added the nitrated case (N) and the oxidizing zone (O) to the usual MOS transistor, it is as few as additional processing required to create ROM, and it ends. The correction value later mentioned at the time of shipment of a liquid crystal panel, the set point, and product information are written in ROM14.

[0024] The direct-current generating circuit 15 outputs the electrical potential difference Vcol of the

top at the time of driving the pause electrical potential difference V_m and signal electrode used as the grand level of a liquid crystal panel drive. An electrical potential difference V_{col} is about 3V, and since the pause electrical potential difference V_m is the one half of an electrical potential difference V_{col} , it is before and after 1.5V. In the cellular phone, since system power is becoming less than [3V], in order to obtain an electrical potential difference V_{col} , the direct-current-voltage generating circuit 15 is carrying out the pressure up of the electrical potential difference V_{sys} of system power using the clock signal of an oscillator 18. In order to adjust offset and temperature-compensation multiplier of a circuit, correction value inputs from ROM14.

[0025] As an approach of generally obtaining the high voltage, the charge pump method which uses a capacitor abundantly, and the switching regulator method using a coil are learned well. The switching regulator method using the clock of an oscillator circuit 18 is used for the high-voltage generating circuit 16. For this reason, a coil and a capacitor with big capacity value are in the exterior of IC (not shown). In order to stabilize the high voltage V_h , resistance division of the high voltage V_h was carried out, and it has fed back to the control section which created this electrical potential difference in the low-battery circuit. Correction value inputs from ROM14 for amendment of the resistance for this division, reference voltage amendment of a feedback circuit, and amendment of a temperature-compensation multiplier. With [the display digit of a liquid crystal panel] 100 [about], the high voltage V_h comes before and after 15V. For this reason, the circuit which generates the high voltage is a high proof-pressure circuit, and the feedback control section serves as a low-battery circuit. For this reason, the operating voltage of the feedback control section and the output voltage from ROM14 are almost equal.

[0026] Correction value inputs an oscillator circuit 18 from ROM14 in order to amend an oscillation frequency. The rocking power-source generating circuit 17 generates the rocking power sources VDD , VSS , and VCC , and is outputting them to the scan-electrode drive 4 and ICs 5.

[0027] Next, a graphic controller 2 is explained. Since processing with them is the need, a graphic controller 2 uses the very fine wiring Ruhr for a miniaturization and low-powerizing, and is operating by the low battery except for the interface section of CPU and ROM. [there are many element numbers: several kinds of and high-speed]

[0028] A control circuit 13 exchanges CPU image data, and a control signal. A control circuit 13 is read from ROM14 at a power up or the time of reset, generates the signal of business and reads the set point about various kinds of modes of operation, such as the number of display electrodes and the number of signal electrodes of a liquid crystal panel, and the scanning direction. The signal and data for writing a correction value, the above-mentioned set point, and above-mentioned product information in ROM14 through wiring for CPU at the time of shipment of a liquid crystal panel are sent to ROM14. Turning on and off of operation, contrast adjustment, etc. are outputting the control signal to the direct-current-voltage generating circuit 15 and the high-voltage generating circuit 16 for control. Moreover, the control signal is outputted also to the oscillator circuit 18 for turning on and off of operation or an oscillation frequency setting. In order to give the timing of a rocking power source, and polar information to the rocking power-source generating circuit 17, the polar control signal DF is outputted. Image data and a control signal are outputted to the signal-electrode drive IC 3, and a control signal is outputted to the scan electrode drive 4 and ICs 5. These control signals are created using the clock signal of an oscillator circuit 12. Image data is read for the signal-electrode drive IC 3, becoming the interface of CPU and controlling R/W of image data to an image memory 11.

[0029] Next, drawing 2 explains a rocking power source. The same number as using it in explanation of drawing 1 R> 1 and drawing 1 shows the same power source thru/or the same signal, and the electrical potential difference. The polar control signal DF inputted from a graphic controller 2 is a signal which controls the alternating current drive polarity of a liquid crystal panel, and is reversed periodically. High level and the low level of this polar control signal DF are the electrical potential differences V_{sys} and Gnd of system power and a system gland. The upper rocking power source VDD has the polar control

signal DF and a reversal relation by the square wave, a peak price is a high voltage V_h and the minimum value is an electrical potential difference V_{col} . The rocking power source VCC for logic is the square wave of the shape of the rocking power source VDD and isomorphism, and the maximum voltage is clamped by the electrical potential difference V_{sys} of system power. Similarly, the rocking power source VSS for glands is the square wave of the shape of the upper rocking power source VDD and isomorphism, and the maximum voltage is clamped by the electrical potential difference G_{nd} of a system gland. Although the pause electrical potential difference V_m did not have relation with a direct rocking power source here, it was in the middle of an electrical potential difference V_{col} and the system gland G_{nd} , and since it functioned as reference voltage of a liquid crystal panel drive, it illustrated.

[0030] Drawing 2 (B) explains the creation approach of a rocking power source. By the level shifter 21, high level is carried out at the high voltage V_h , and, as for the polar control signal DF, electrical-potential-difference conversion of the low level is carried out at the electrical potential difference G_{nd} of a system gland. Next, by the level shifter 22 of a reversal mold, high level is made into the high voltage V_h , signal transformation of the low level is carried out to an electrical potential difference V_{col} , and, as for this signal, the rocking power source VDD is created. Since a switch 25 flows through the signal which removed the dc component by the capacitor 23 from this rocking power source VDD when the polar control signal DF is a low level, it is clamped on the electrical potential difference G_{nd} of a system gland. In this way, the rocking power source VSS is acquired. Since a switch 26 flows through power by the signal which removed the dc component by the capacitor 24 from this rocking power source VSS, similarly when the polar control signal DF is a low level, it is clamped on the electrical potential difference V_{sys} of system power. In this way, the rocking power source VCC is acquired. In addition, capacitors 23 and 24 are attached in the exterior of a power source ICs 1 and 2.

[0031] An electrode drive wave is explained in drawing 3. Drawing 3.R>3 is the wave form chart of a drive wave of a scan electrode and a signal electrode. The drive wave of the m -th signal electrode COL_m is a square wave, the bottom serves as an electrical potential difference V_{col} , and the bottom serves as the electrical potential difference G_{nd} of a system gland. In other words, it is the wave which had the value of $V_{col}/2$ focusing on the pause electrical potential difference V_m . The drive wave of a scan electrode ROW_n has the selection pulse of negative polarity thru/straight polarity in a selection period, and other non-selection periods serve as the pause electrical potential difference V_m . A selection pulse becomes the rocking power source VSS in the period when the rocking VDD, power source VCC, and VSS shown by the dotted line fell, and becomes the rocking power source VDD in the period which the rocking power sources VDD, VCC, and VSS went up on the contrary. That is, the period which outputs the selection pulse of straight polarity is considered that the power source of the negative side of the scan electrode drive IC is referred to as having returned to the electrical potential difference G_{nd} of a system gland. Similarly, the power source by the side of forward is returned to the electrical potential difference V_{col} at the time of the selection pulse output of negative polarity. Thus, the electrical potential difference currently impressed to the scan electrode drive 4 and ICs 5 becomes only the difference (equal to the value of the high voltage V_h) of the rocking power source VDD and the rocking power source VSS. in spite of outputting the selection pulse of the big amplitude to the scan electrode ROW_n -- the scan electrode drive 4 and ICs 5 -- this amplitude -- only the half electrical potential difference is impressed mostly. Consequently, compared with the scan electrode drive IC driven without using a rocking power source, area miniaturized to 4 about 1/ of scan electrode drives 4 and ICs 5 which used the rocking power source by reducing pressure-proofing by half.

[0032] In addition, although the system which uses the graphic controller which built in the image memory has so far explained, if ROM is in a power source IC even if it divides this graphic controller into an image memory and a control circuit, the function in which a functional setup and product information are easily acquired by the communication link between a control circuit and ROM while the power source IC had had a trimming function is held. Even when CPU has a control function for a display control, it will become equivalent, if nonvolatile memory (ROM) is in a power source IC and CPU reads

the data of ROM. Moreover, it is also possible to give a control circuit to the signal-electrode drive IC. [0033] Moreover, although the rocking power-source generating circuit was given in the power source IC in old explanation, even if it considers a rocking power-source generating circuit as another chip or finishes setting it up with discrete part, if ROM within a control circuit and a power source IC communicates, the point that a functional setup and product information are acquired easily will not change.

[0034] Moreover, SOI has so far been used and explained to the power source IC which can create a rocking power source. The equivalent power source IC can be made also by the approach (called a triple well) of making well structure of a silicon substrate three-fold. In this case, if the silicon substrate of n mold is used and substrate potential is made into the high voltage V_h , it will be easy to design a system.

[0035] Moreover, it has so far explained by the case where the scan electrode drive IC is two pieces. When the glass of a liquid crystal panel does not have to be made into the symmetry, an equivalent function is obtained, even if it arranges the scan electrode drive IC so that the right-hand side of glass may be met. carrying ROM in the scan electrode drive IC, although the example which gives the function of a power source IC to the scan electrode drive IC is also often seen -- this invention -- being out of range.

[0036]. [Effect of the Invention] The 1st solution means was that a power source IC has nonvolatile memory and a control circuit reads the contents of this nonvolatile memory. As mentioned above, since ** IC has many trimming items, if it has nonvolatile memory, it is very convenient. Moreover, since the control circuit is a power source IC and always communicating, a problem is not produced even if nonvolatile memory is in a power source IC. From the above reason, the effectiveness that nonvolatile memory can offer the display system of the liquid crystal panel arranged efficiently will be done so by having adopted the 1st solution means.

[0037] When the 2nd solution means had the nonvolatile memory with which a power source IC can communicate by the display system with a graphic controller with a control function, it was, and it was some things. The display system with a graphic controller is common. Since the graphic controller consists of large-scale logical circuits, such as an imager memory and a gate array for control circuits, detailed miniaturization of wiring is progressing. However, if about several [at most] kilobits nonvolatile memory is given to a graphic controller, the logical element of these most will become the situation that it cannot but pass along a nonvolatile memory process unrelated for itself, and futility will become a large, big cost rise factor. On the other hand, since there are few power sources IC and they are small compared with this, even if it is several kilobits, the rate that nonvolatile memory occupies will become high. [of the element number or the number of input/output terminals] For this reason, there is little effect of the cost rise produced by letting a nonvolatile memory process pass. Since above-mentioned convenience and an above-mentioned cost rise factor are small, the 2nd solution means as well as the 1st solution means does so the effectiveness that the display system of the liquid crystal panel with which nonvolatile memory has been arranged efficiently can be offered.

[0038] The 3rd solution means was the system which has and carries out the signal-electrode drive IC and the scan electrode drive IC in addition to the above-mentioned system, the power source IC generated the rocking power source, and the scan electrode drive IC was what is driven with this rocking power source. since a chip area will become small and the yield will improve, if a one chip driver is divided into the signal-electrode drive IC and the scan electrode drive IC as mentioned above -- cost lowering ****. If a rocking power-source method is furthermore applied, cost will fall. If an above-mentioned system is applied in such and a power source IC generates a rocking power source, wiring of components mark or an external circuit will decrease in number. The circuit of the whole liquid crystal display is miniaturized in having reduced the electrical potential difference impressed to the scan electrode drive IC. Thus, the 3rd solution means does so the effectiveness that a system effective in reducing the electrical potential difference impressed to the scan electrode drive IC in addition to the

effectiveness that the 1st solution means does so can be offered.

[0039] The 4th solution means was that a power source IC has SOI structure by the above-mentioned system. SOI can separate a component completely as mentioned above. In the case of the power source IC which had triple well structure by the silicon substrate of n mold, substrate potential serves as a high voltage V_h , and the minimum electrical potential difference of a rocking power-source generating circuit turns into an electrical potential difference on which the rocking power source VSS fell most. For this reason, with this structure, pressure-proofing of about $2 \times V_h(s)$ (V) is needed. On the other hand, since there is nothing that is called substrate potential in the case of SOI structure and each component is separated completely, the maximum of the electrical potential difference impressed to the component according to individual of a rocking power-source generating circuit is equal to the high voltage V_h . Thus, adoption of SOI loosens the limit to component pressure-proofing. Thus, in addition to the effectiveness that the 1st solution means and the 3rd solution means do so, the 4th solution means does so the effectiveness of making easy to make the power source of the scan electrode drive IC.

[0040] The 5th solution means was what sandwiches the signal-electrode drive IC of a piece at least by two or more scan electrode drives IC, and is put in order and mounted in one side on the substrate of a liquid crystal panel. Since a symmetric position has the scan electrode drive IC to the medial axis of a liquid crystal panel, a liquid crystal panel also becomes central symmetry. Thus, in addition to the effectiveness that the 1st solution means and the 3rd solution means do so, the 5th solution means does so the effectiveness that the dipleguogenesis of the glass appearance of a liquid crystal panel is so much maintainable.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The member plot plan (A), (B), and the block diagram (C) of a liquid crystal panel in the example of this invention.

[Drawing 2] The wave form chart (A) and circuit diagram (B) of a rocking power source in the example of this invention.

[Drawing 3] The wave form chart of a drive wave of the electrode in the example of this invention.

[Drawing 4] The member plot plan (A), (B), and the block diagram (C) of a liquid crystal panel in the conventional example.

[Description of Notations]

1 Power Source IC

2 Graphic Controller

3 Signal-Electrode Drive IC

4 Five Scan electrode drive IC

6 41 FPC

7 42 Bottom glass
 8 44 Top glass
 11,410 Image memory
 12 18,411 Oscillator circuit
 13 45 Control circuit
 14 47 ROM
 15 Direct-Current-Voltage Generating Circuit
 16 High-Voltage Generating Circuit
 17 Rocking Power-Source Generating Circuit
 103 413 Scan electrode
 104 414 Signal electrode
 VDD Rocking power source
 VSS Rocking power source
 VCC Rocking power source
 Vsys Electrical potential difference of system power
 Vcol Electrical potential difference of the top for a signal-electrode drive
 Vh High voltage
 VM Pause electrical potential difference
 Gnd Electrical potential difference of a system ground
 DF Polar control signal

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-287703

(P2002-287703A)

(43) 公開日 平成14年10月4日 (2002.10.4)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 2
G 0 2 F 1/133	5 2 0	G 0 2 F 1/133	5 2 0 2 H 0 9 3
	5 4 5		5 4 5 5 C 0 0 6
	1/1345		1/1345 5 C 0 8 0
G 0 9 G 3/20	6 1 2	G 0 9 G 3/20	6 1 2 E
審査請求 未請求 請求項の数 5 O L (全 8 頁) 最終頁に続く			

(21) 出願番号 特願2001-86711(P2001-86711)

(22) 出願日 平成13年3月26日 (2001.3.26)

(71) 出願人 000001960

シチズン時計株式会社

東京都西東京市田無町六丁目1番12号

(72) 発明者 神谷 潔

東京都西東京市田無町六丁目1番12号 シ

チズン時計株式会社内

(72) 発明者 勝呂 彰

東京都西東京市田無町六丁目1番12号 シ

チズン時計株式会社内

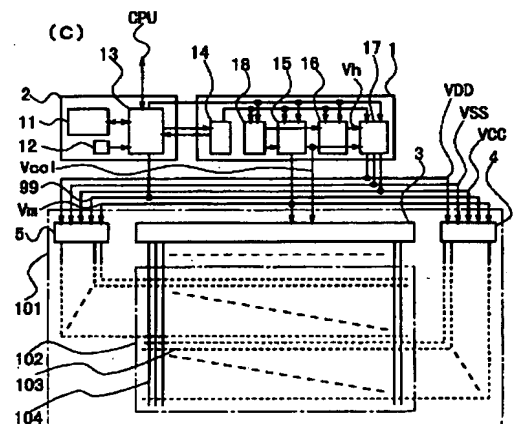
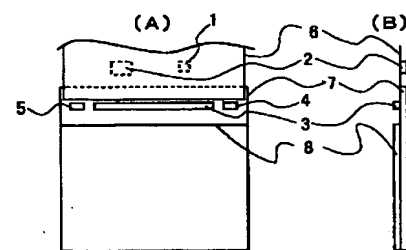
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 表示内容が高度化するなかで携帯電話機用のワンチップドライバに多目的なROMを搭載させようとするとコスト上昇が著しい。そこでROMの効率が良い表示システムの提供を目的にしている。

【解決手段】 電源IC1がROM14を有し、グラフィックコントローラ2がこの不揮発性メモリの内容を読み出す。



(2)

【特許請求の範囲】

【請求項1】 液晶層を挟んで対向する一方の基板に走査電極を有し、他方の基板に信号電極を有する液晶表示装置において、電源ICとコントロール回路を備え、該電源ICは不揮発性メモリを有し、前記コントロール回路は前記不揮発性メモリの内容を読み出すことを特徴とする液晶表示装置。

【請求項2】 グラフィックコントローラを有し、該グラフィックコントローラは前記コントロール回路を含んでいることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】 少なくとも一個の信号電極駆動ICと少なくとも一個の走査電極駆動ICを備え、前記電源ICは揺動電源発生回路を有し、該走査電極駆動ICは揺動電源で駆動されることを特徴とする請求項1に記載の液晶表示装置。

【請求項4】 前記電源ICがSOI構造を有することを特徴とする請求項3に記載の液晶表示装置。

【請求項5】 複数の前記走査電極駆動ICと少なくとも一個の前記信号電極駆動ICが前記液晶パネルの基板上の一辺に並んで実装され、該走査電極駆動ICが該信号電極駆動ICを挟んでいることを特徴とする請求項3に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置とその集積回路（以下ICと称する）およびICの実装方法に関する。

【0002】

【従来の技術】携帯電話器の表示体としてSTN（スーパーツイステッドネマティック）液晶パネルが最も広く採用されている。このSTN液晶パネルは一個の電極駆動IC（以下ワンチップドライバと称する）で駆動されることが多い。STN液晶パネルでは表示桁数が増えてくると様々な条件変動に対しコントラストも敏感に変動するという傾向がある。製造時の様々な条件変動についてはSTN液晶パネルの出荷時にワンチップドライバに調整機能をもたせることがある。これはワンチップドライバが発生する駆動電圧を微調するもので、端子設定や不揮発性メモリで補正値を記憶させている。不揮発性メモリとしては、ヒューズROMやEPROM、EEPROMがある。このワンチップドライバを使用した従来例を図4により説明する。

【0003】図4はSTN液晶パネルにガラス基板上にワンチップドライバを実装した（この実装法はチップオンガラスと呼ばれる、以下COGと称する）従来例を示している。図4において、(A)は正面図、(B)は側面図、(C)はブロック図である。

【0004】図(A)および(B)で部材配置を説明する。下ガラス42の上端部にはフィルム上の基板（フレ

2

キシブル・プリンテッド・サーキットと呼ばれる、以下FPCと称する）41が貼りつけてある。また上辺にワンチップドライバ43が実装されている。下ガラス42の下辺と左右の辺を共通にするようにして上ガラス44が貼りついている。なお偏光板等の光学的な部材は省略した。上下のガラス42、44が液晶パネルの基板に相当する。

【0005】図4(C)において、信号、液晶パネル駆動用の電源および電極配線を説明する。細い一点鎖線415の内部はワンチップドライバ43であることを示しており、他の細い一点鎖線416は液晶画面を示している。ワンチップドライバ43の電源はシステム電源である（図示せず）。ワンチップドライバ43には、コントロール回路45と、電圧発生回路46とROM47と走査電極駆動回路48、49と、信号電極駆動回路412と、画像メモリ410と、発振回路411がある。走査電極413は液晶パネルの左右の辺に沿った部分と水平な部分とからなる。走査電極駆動回路49、48はそれぞれ左右の走査電極413を駆動している。走査電極413は、シール部（図示せず）で下ガラス42から上ガラス44に移る（上ガラスの配線なので点線で示した）。信号電極414は信号下ガラス42上の配線であり、信号電極駆動回路412により駆動される。

【0006】コントロール回路45は外部の中央処理装置（以下CPUと称する）と画像データや制御信号をやりとりする。またコントラスト調整などの制御のため電圧発生回路46に制御信号を出力し、信号電極駆動回路412と走査電極駆動回路48、49には表示用の制御信号を出力する。これらの制御信号は発振回路411のクロック信号を利用して作成している。画像メモリ410に対しては、CPUのインタフェースとなって画像データの読み書きを制御する一方で、信号電極駆動回路412に画像データを出力させている。

【0007】電圧発生回路46は、発振器411のクロック信号を利用してシステム電源の電圧V_{sys}を昇圧している。これから電極駆動用の電圧として5個の電圧を作成し、走査電極駆動回路48、49と信号電極駆動回路412に出力している。なおワンチップドライバ43は6値駆動法（インプルーブド・オルト・プレシュコ・テクニクとも呼ばれる、以下IAPTと称する）を使用している。前述5個の電圧とシステムグラウンドの電圧G_{nd}をあわせると6値になる。

【0008】ここでROM47は、量産時に起きる液晶パネルの閾値電圧（しばしばV_{th}として示される）の変動や、電圧発生回路46内の基準電圧源（図示せず）の変動に対する駆動電圧の補正値が書き込まれている。この補正値に基づいて電圧発生回路46は前述の駆動電圧を微調整する。

【0009】

【発明が解決しようとする課題】最近のSTN液晶パネ

(3)

3

ルでは、精細な表示やカラー表示、階調表示など表示内容が高度化してきている。このため画像メモリやコントロール回路の規模が増大してきたため、ワンチップドライバはより微細な配線ルールを使うようになってきている。一方、表示桁数が増加するのにもとないSTN液晶パネルの駆動電圧は高くなっている。微細な配線ルールに対する製造工程と高い電圧に耐える製造工程は相反するものなので、これらが混在するワンチップドライバの製造工程は非常に長いものとなってきた。極端な表現になるが、表示内容が高度化したため微細配線用の工程を通してから再度高電圧用の工程を通すことが必要になった、ということになる。ICの大型化による歩留まり低下も考えにいと、長い製造工程が必要なワンチップドライバは価格が著しく上昇してきている。さらに電氣的に書き込みが可能なROMを搭載させると、このROM用の製造工程も必要になりいっそう価格が上昇するものになった。表示内容が高度化するとワンチップドライバでROMを搭載した表示システムは、価格と性能に関するバランス効率が悪いという課題が生じる。

【0010】一方、前述したように液晶表示装置の表示内容が高度になると駆動に関わる調整が増加し複雑になる。さらに品質管理のための製品情報や、出荷前に全ての機能設定を済ませておくという顧客へのサービスが必要になってきた。

【0011】そこで、本願発明は、不揮発性メモリが効率良く配置された液晶パネルの表示システムを提供することを目的1にしている。

【0012】ワンチップドライバを信号電極駆動ICと走査電極駆動ICに分割すれば、ICコストなど上述の課題の一部が解決することが知られている。本願発明は、目的1に加え、走査電極駆動ICに印加する電圧を低減するのに有効なシステムを提供することを目的2にしている。

【0013】本願発明は、目的1、目的2に加え、走査電極駆動ICの電源を作りやすくすることを目的3にしている。

【0014】細長い外装の携帯電話器は、デザイン上、液晶パネルの外形を左右対称にすることを要求している。このため本願発明は、目的1、目的2に加え、液晶パネルのガラス外形の左右対称性を維持することを目的4にしている。

【0015】

【課題を解決するための手段】上記の目的1を達成するため、第1の解決手段として、電源ICとコントロール回路を有し、この電源ICが不揮発性メモリを有し、コントロール回路がこの不揮発性メモリの内容を読み出すことを採用した。

【0016】さらに上記の目的1を達成するため、第2の解決手段として、第1の解決手段に加え、グラフィックコントローラを有し、このグラフィックコントローラ

4

が前述のコントロール回路を含んでいることを採用した。

【0017】上記の目的2を達成するため、第3の解決手段として、第1の解決手段に加え、少なくとも一個の信号電極駆動ICと少なくとも一個の走査電極駆動ICを有し、前述の電源ICが揺動電源発生回路を有し、走査電極駆動ICが揺動電源で駆動されることを採用した。

【0018】上記の目的3を達成するため、第4の解決手段として、第1の解決手段と第3の解決手段に加え、前述の電源ICがSOI構造を有することを採用した。

【0019】上記の目的4を達成するため、第5の解決手段として、第1の解決手段と第3の解決手段に加え、複数の前記走査電極駆動ICと少なくとも一個の信号電極駆動ICが液晶パネルの基板上の一辺に並んで実装され、これらの走査電極駆動ICの間に信号電極駆動ICを挟んでいることを採用した。

【0020】

【発明の実施の形態】本発明の実施の形態を図1、図2、図3で説明する。図1は液晶パネルに実装した部材の配置図(A)、(B)とブロック図(C)であり、図2は揺動電源の波形図(A)と揺動電源発生回路の回路図(B)であり、図3は電極の駆動波形の波形図である。

【0021】図1(A)と(B)により液晶パネルに実装した部材を説明する。下ガラス7の上端部にはFPC6が貼りつけてある。このFPC6の背面にはグラフィックコントローラ2と電源IC1が実装されている。また下ガラス7の上辺には左から走査電極駆動IC5と信号電極駆動IC3と走査電極駆動IC4が並んで実装されている。下ガラス7の下辺と左右の辺を共通にすることで上ガラス8が貼りついている。なお偏光板等の光学的な部材やIC以外の電子部品は省略した。

【0022】図4(C)において、ICの構成、信号、液晶パネル駆動用の電源および電極配線を説明する。細い一点鎖線101の内部は上下のガラス8、7上の回路であることを示し、外側はFPC6上の回路であることを示している。他の一点鎖線102は内部が液晶画面であることを示している。電源IC1、グラフィックコントローラ2、信号電極駆動IC3、走査電極駆動IC4、5には、システム電源およびシステムグランドが接続している(図示せず)。電源IC1には、ROM14と、直流電圧発生回路15と、高電圧発生回路16、揺動電源発生回路17と発振回路18がある。グラフィックコントローラ2には、画像メモリ11と発振回路12とコントロール回路13がある。走査電極103は液晶パネルの左右の辺に沿った部分と水平な部分とからなる。走査電極駆動IC5、4はそれぞれ左右の走査電極103を駆動している。走査電極103は、シール部(図示せず)で下ガラス7から上ガラス8に移る(上ガ

(4)

5

ラスの配線なので点線で示した)。信号電極104は信号下ガラス7上の配線であり、信号電極駆動IC3により駆動される。なお揺動電源は、走査電極駆動IC4、5をIAPTとほぼ同じ電圧で駆動させながら、走査電極駆動波形の振幅を2倍にできる方法である(図2、図3参照)。

【0023】まず電源IC1について説明する。電源IC1は、色々な電圧を発生する必要があるので、絶縁基板上に素子を形成する構造(シリコン・オン・インシュレータと呼ばれる、以下SOIと称する)をとっている。通常のICは素子を分離するために基板電位を最も低い電源に接続する必要がある(p型の場合)のに対し、SOIは素子が独立しているのでこのような制約がなくなっているため電源発生用のICを作成するためにはたいへん便利である。ROM14はMONOSTランジスタを使用している。MONOSTランジスタは、書き込み制御用ゲート部が、上からゲート用メタル

(M)、酸化層(O)、窒化層(N)、酸化層(O)、シリコン基板(S)の積層構造をもつのでこのように呼ばれている。この窒化層に電荷をトラップするか、しないか、によってランジスタのオンないしオフ状態を記憶する。MONOSTランジスタは、通常のMOSTランジスタに窒化層(N)、酸化層(O)を加えた構造なのでROMを作成するのに必要な追加工程が少なく済む。液晶パネルの出荷時には後述する補正值や設定値、および製品情報がROM14に書き込まれる。

【0024】直流電圧発生回路15は、液晶パネル駆動のグランドレベルとなる休止電圧Vmと信号電極を駆動する際の上側の電圧Vc o lを出力する。電圧Vc o lは3V程度であり、休止電圧Vmは電圧Vc o lの半分であるので1.5V前後である。携帯電話ではシステム電源が3V以下になりつつあるため、電圧Vc o lを得るため直流電圧発生回路15は、発振器18のクロック信号を利用してシステム電源の電圧V s y sを昇圧している。回路のオフセットと温度補償係数を調整するためROM14から補正值が入力する。

【0025】一般に高電圧を得る方法として、コンデンサを多用するチャージポンプ方式とコイルを利用するスイッチングレギュレータ方式が良く知られている。高電圧発生回路16は、発振回路18のクロックを利用したスイッチングレギュレータ方式を採用している。このためICの外部にコイルと容量値の大きなコンデンサがある(図示せず)。高電圧Vhを安定化させるため、高電圧Vhを抵抗分割し、この電圧を低電圧回路で作成した制御部にフィードバックしている。この分割用の抵抗値の補正と、フィードバック回路の基準電圧補正と、温度補償係数の補正のためROM14から補正值が入力する。高電圧Vhは液晶パネルの表示桁数が100程度であれば15V前後になる。このため高電圧を発生する回路は高耐圧回路であり、フィードバック制御部は低電圧

6

回路となっている。このためフィードバック制御部の動作電圧とROM14からの出力電圧はほぼ等しい。

【0026】発振回路18は、発振周波数を補正するためROM14から補正值が入力する。揺動電源発生回路17は揺動電源VDD、VSS、VCCを発生し走査電極駆動IC4、5に出力している。

【0027】次にグラフィックコントローラ2を説明する。グラフィックコントローラ2は素子数が多く高速な処理が必要なので、小型化と低消費電力化のため非常に細かい配線ルールを使用し、CPUとROMのインターフェース部を除き低電圧で動作している。

【0028】コントロール回路13はCPUと画像データや制御信号をやりとりする。コントロール回路13は、電源投入時やリセット時にROM14に対して読み出し用の信号を発生し、液晶パネルの表示電極数や信号電極数、スキャン方向など各種の動作モードに関する設定値を読み出す。液晶パネルの出荷時にはCPU用の配線を通じて、前述の補正值や設定値、および製品情報をROM14に書き込むための信号とデータをROM14に送る。動作のオン・オフやコントラスト調整などの制御のため直流電圧発生回路15と高電圧発生回路16に制御信号を出力している。また動作のオン・オフや発振周波数設定のため発振回路18にも制御信号を出力している。揺動電源発生回路17には揺動電源のタイミングと極性の情報を与えるため極性制御信号DFを出力している。信号電極駆動IC3には画像データと制御信号を出力し、走査電極駆動IC4、5には制御信号を出力する。これらの制御信号は発振回路12のクロック信号を利用して作成している。画像メモリ11に対しては、CPUのインタフェースとなって画像データの読み書きを制御しながら、信号電極駆動IC3のために画像データを読み出している。

【0029】次に図2で揺動電源について説明する。図1および図1の説明の中で使用しているのと同じ番号は、同じ電源ないし信号、電圧を示している。グラフィックコントローラ2から入力してくる極性制御信号DFは、液晶パネルの交流駆動極性を制御する信号であり、周期的に反転している。この極性制御信号DFは、ハイレベルおよびローレベルがシステム電源とシステムグラウンドの電圧V s y s、Gndである。上側の揺動電源VDDは、方形波で極性制御信号DFと反転関係にあり、最高値が高電圧Vh、最低値が電圧Vc o lである。ロジック用の揺動電源VCCは、揺動電源VDDと同形状の方形波であり、最高電圧がシステム電源の電圧V s y sにクランプされている。同様にグラウンド用の揺動電源VSSは、上側の揺動電源VDDと同形状の方形波であり、最高電圧がシステムグラウンドの電圧Gndにクランプされている。ここで休止電圧Vmは揺動電源とは直接的な関係を持たないが、電圧Vc o lとシステムグラウンドGndの中間にあり、液晶パネル駆動の基準電圧とし

(5)

7

て機能するので図示した。

【0030】図2(B)により揺動電源の作成方法を説明する。極性制御信号DFはレベルシフタ21でハイレベルが高電圧Vh、ローレベルがシステムグラウンドの電圧Gndに電圧変換される。次にこの信号は、反転型のレベルシフタ22でハイレベルが高電圧Vh、ローレベルが電圧Vc01に信号変換され揺動電源VDDが作成される。この揺動電源VDDからコンデンサ23で直流成分を取り除いた信号は、極性制御信号DFがローレベルの時にスイッチ25が導通するのでシステムグラウンドの電圧Gndにクランプする。こうして揺動電源VSSが得られる。同様にこの揺動電源VSSからコンデンサ24で直流成分を取り除いた信号は、極性制御信号DFがローレベルの時にスイッチ26が導通するのでシステム電源の電圧Vsysにクランプする。こうして揺動電源VCCが得られる。なおコンデンサ23、24は電源IC1の外部に取り付けている。

【0031】図3において電極駆動波形を説明する。図3は走査電極と信号電極の駆動波形の波形図である。m番目の信号電極COLmの駆動波形は方形波であり、上側が電圧Vc01、下側がシステムグラウンドの電圧Gndとなっている。言い換えれば、休止電圧Vmを中心に $\pm Vc01/2$ の値を持った波形である。n番目の走査電極ROWnの駆動波形は、選択期間において負極性ないし正極性の選択パルスがあり、その他の非選択期間は休止電圧Vmとなっている。選択パルスは、点線で示した揺動揺動VDD、VCC、VSSが下がった期間で揺動電源VSSになり、反対に揺動電源VDD、VCC、VSSが上がった期間で揺動電源VDDになる。つまり正極性の選択パルスを出力する期間は、走査電極駆動ICの負側の電源をシステムグラウンドの電圧Gndに戻した、というようにも考えられる。同様に、負極性の選択パルス出力時は、正側の電源を電圧Vc01に戻している。このようにして走査電極駆動IC4、5に印加している電圧は、揺動電源VDDと揺動電源VSSの差（高電圧Vhの値に等しい）だけになる。走査電極ROWnに大きな振幅の選択パルスを出力しているにも関わらず、走査電極駆動IC4、5はこの振幅のほぼ半分の電圧しか印加されていない。この結果、揺動電源を使用しないで駆動する走査電極駆動ICに比べ、揺動電源を使用した走査電極駆動IC4、5は耐圧を半減することで面積がほぼ1/4まで小型化した。

【0032】なおこれまで画像メモリを内蔵したグラフィックコントローラを使用するシステムで説明してきたが、このグラフィックコントローラを画像メモリとコントロール回路に分離しても電源ICにROMがあれば、電源ICがトリミング機能を持ったまま機能設定や製品情報がコントロール回路とROM間の通信により容易に得られるという機能は保持されている。CPUが表示制御のためのコントロール機能を持つ場合でも、電源IC

8

に不揮発性メモリ（ROM）がありCPUがROMのデータを読むようにすれば同等のものとなる。またコントロール回路を信号電極駆動ICに持たせることも可能である。

【0033】またこれまでの説明では揺動電源発生回路を電源IC内に持たせていたが、揺動電源発生回路を別チップとしたり個別部品で組み上げても、コントロール回路と電源IC内のROMが通信すれば機能設定や製品情報が容易に得られる点は変わらない。

【0034】またこれまで揺動電源が作成できる電源ICにSOIを用いて説明してきた。シリコン基板のウェル構造を3重にする方法（トリプルウェルとよばれる）でも同等な電源ICが作れる。この場合、n型のシリコン基板を使用し、基板電位を高電圧Vhにするとシステムが設計しやすい。

【0035】またこれまで走査電極駆動ICが2個の場合で説明してきた。液晶パネルのガラスを対称にする必要がない場合は、走査電極駆動ICをガラスの右辺に沿うように配置しても同等の機能が得られる。電源ICの機能を走査電極駆動ICに持たせる例もしばしば見られるが、走査電極駆動ICにROMを搭載するのは本発明の範囲外である。

【0036】

【発明の効果】第1の解決手段は、電源ICが不揮発性メモリを有し、コントロール回路がこの不揮発性メモリの内容を読み出すことであった。前述のように電ICはトリミング項目が多いため不揮発性メモリがあると大変便利である。またコントロール回路は電源ICと常時通信しているので、電源ICに不揮発性メモリがあっても問題は生じない。以上の理由から、第1の解決手段を採用したことにより、不揮発性メモリが効率良く配置された液晶パネルの表示システムを提供できる、という効果を奏することとなった。

【0037】第2の解決手段は、コントロール機能をもつグラフィックコントローラがある表示システムで電源ICが通信可能な不揮発性メモリを持つということであった。グラフィックコントローラをもつ表示システムは普通のものである。グラフィックコントローラは、画像メモリやコントロール回路用のゲートアレイなど大規模な論理回路で構成されているため配線の微細化が進んでいる。しかしながら、多くても数千ビット程度の不揮発性メモリをグラフィックコントローラに持たせると、これら大部分の論理素子が自分自身にとって無関係な不揮発性メモリ工程を通らざるを得ない、という状況になり無駄が大きく大きなコストアップ要因となる。一方、これに比べ電源ICは素子数や入出力端子数が少なく小型であるため、たとえ数千ビットであっても不揮発性メモリが占める割合が高くなる。このため不揮発性メモリ工程を通すことで生じたコストアップの影響が少ない。前述の利便性とコストアップ要因が小さいことから、第

(6)

9.

2の解決手段も、第1の解決手段と同様に、不揮発性メモリが効率良く配置された液晶パネルの表示システムを提供できる、という効果を奏するものである。

【0038】第3の解決手段は、前述のシステムに加え、信号電極駆動ICと走査電極駆動ICを有するシステムで、電源ICが揺動電源を発生し、走査電極駆動ICがこの揺動電源で駆動されるものであった。前述したようにワンチップドライバを信号電極駆動ICと走査電極駆動ICに分割すればチップ面積が小さくなり歩留まりが向上するためコスト下げられる。さらに揺動電源法を適用すればコストが下がる。このようななかで上述のシステムを適用し電源ICが揺動電源を発生すると部品点数や外部回路の配線が減る。走査電極駆動ICに印加する電圧を低減したなかで液晶表示装置全体の回路が小型化する。このようにして、第3の解決手段は、第1の解決手段の奏する効果に加え、走査電極駆動ICに印加する電圧を低減するのに有効なシステムを提供できる、という効果を奏するものである。

【0039】第4の解決手段は、前述のシステムで電源ICがSOI構造を有することであった。前述のようにSOIは素子を完全に分離できる。n型のシリコン基板でトリプルウェル構造をもった電源ICの場合、基板電位は高電圧Vhとなり、揺動電源発生回路の最低電圧は揺動電源VSSが最も下がった電圧になる。このためこの構造ではほぼ $2 \times Vh$ (V)の耐圧が必要となる。一方、SOI構造の場合は基板電位というものがなく、各素子を完全に分離されているので、揺動電源発生回路の個別の素子に印加される電圧の最大値は高電圧Vhに等しい。このようにSOIを採用すると素子耐圧に対する制限が緩む。このように、第4の解決手段は、第1の解決手段および第3の解決手段の奏する効果に加え、走査電極駆動ICの電源が作りやすくする、という効果を奏するものである。

【0040】第5の解決手段は、複数の走査電極駆動ICで少なくとも一個の信号電極駆動ICを挟み、液晶パネルの基板上の一辺に並べて実装するものであった。走査電極駆動ICが液晶パネルの中心軸に対して対称な位置にあるので、液晶パネルも中心対称になる。このように、第5の解決手段は、第1の解決手段および第3の解

10

決手段の奏する効果に加え、液晶パネルのガラス外形の左右対称性を維持できる、という効果を奏するものである。

【図面の簡単な説明】

【図1】本発明の実施例における液晶パネルの部材配置図(A)、(B)とブロック図(C)。

【図2】本発明の実施例における揺動電源の波形図(A)と回路図(B)。

【図3】本発明の実施例における電極の駆動波形の波形図。

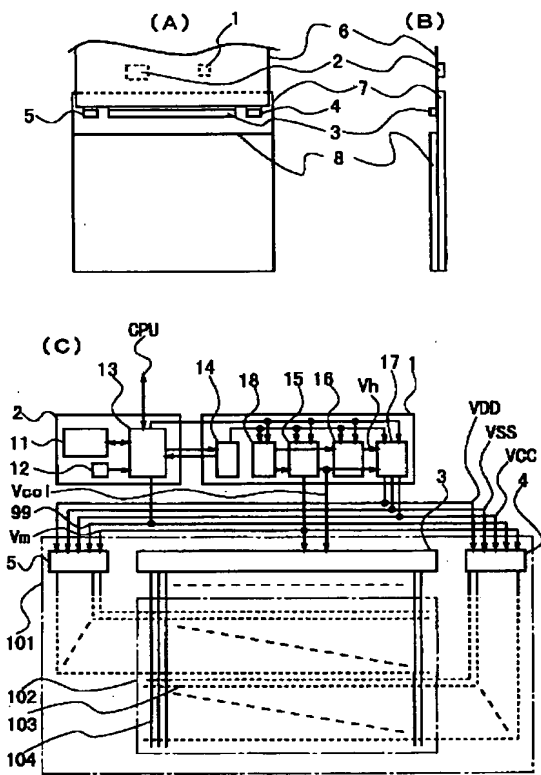
【図4】従来例における液晶パネルの部材配置図(A)、(B)とブロック図(C)。

【符号の説明】

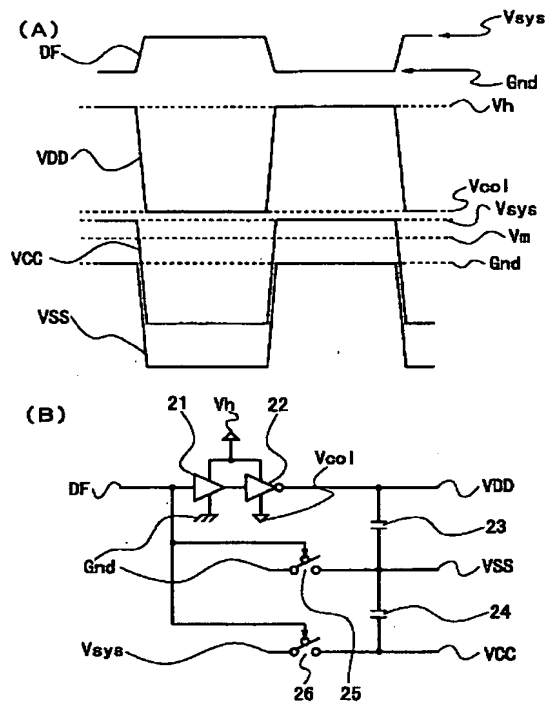
1	電源IC
2	グラフィックコントローラ
3	信号電極駆動IC
4、5	走査電極駆動IC
6、41	FPC
7、42	下ガラス
8、44	上ガラス
11、410	画像メモリ
12、18、411	発振回路
13、45	コントロール回路
14、47	ROM
15	直流電圧発生回路
16	高電圧発生回路
17	揺動電源発生回路
103、413	走査電極
104、414	信号電極
VDD	揺動電源
VSS	揺動電源
VCC	揺動電源
Vsys	システム電源の電圧
Vcol	信号電極駆動用の上側の電圧
Vh	高電圧
VM	休止電圧
Gnd	システムグラウンドの電圧
DF	極性制御信号

(7)

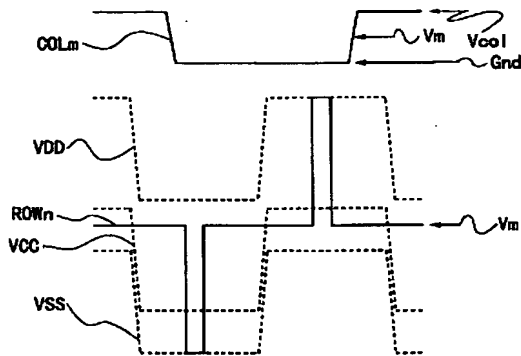
【図1】



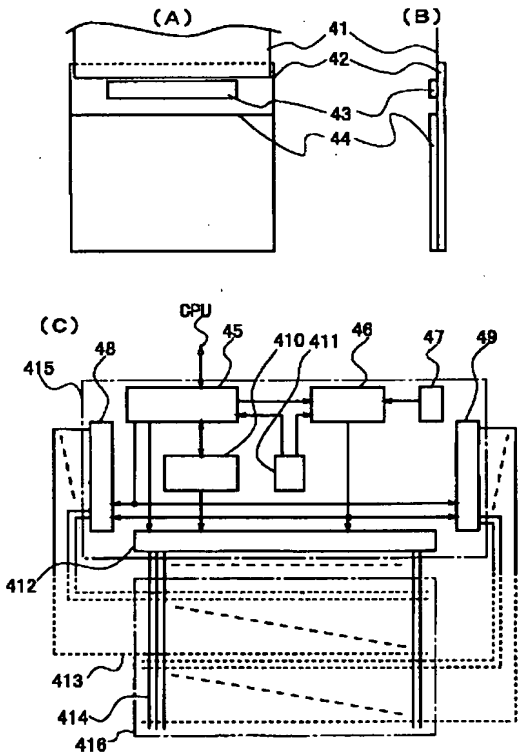
【図2】



【図3】



【図4】



(8)

フロントページの続き

(51) Int. Cl. 7	識別記号	F I	テーム (参考)
G 0 9 G 3/20	6 2 1 6 8 0	G 0 9 G 3/20	6 2 1 M 6 8 0 G

F ターム (参考) 2H092 GA45 GA50 GA60 NA27 QA10
2H093 NC01 NC03 NC09 NC11 NC21
ND54
5C006 AC24 AF42 BB12 BF08 BF43
EB05 FA46
5C080 AA10 BB05 DD25 FF12 JJ02
JJ04 JJ06